***Перелік теоретичних питань для підготовки***

***до модульного контролю №1***

1. Проектування на основі логічних рівнянь та схемотехнічне проектування.
2. Недоліки традиційних методів.
3. Класифікація мови опису апаратних засобів.
4. Мова VHDL. Основні стандарти.
5. Специфікація та склад інтерфейсу системи.
6. Архітектура як опис тіла системи.
7. Поведінковий (функціональний) опис системи.
8. Структурний опис системи.
9. Використання пакетів у VHDL.
10. Визначені пакети та їх характеристики.
11. Одиничний сигнал та множинні сигнали.
12. Типи сигналів: bit і bit\_vector.
13. Ширина шини і порядок бітів.
14. Декларування інтерфейсних сигналів.
15. Декларування внутрішніх сигналів.
16. Заголовок інтерфейсу та коментарі у VHDL.
17. Оператор PORT.
18. Оператор GENERIC.
19. Режим порту.
20. Нелогічні типи даних. Типи та підтипи.
21. Скалярні та фізичні типи даних.